

フォトカプラ絶縁方式
ゲートドライバ
GDPIO45-4715-3

アプリケーションマニュアル



PAT

パワーアシストテクノロジー(株)

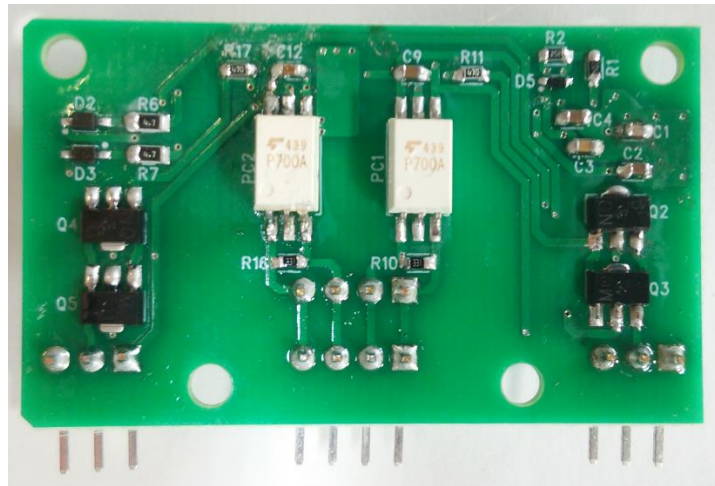
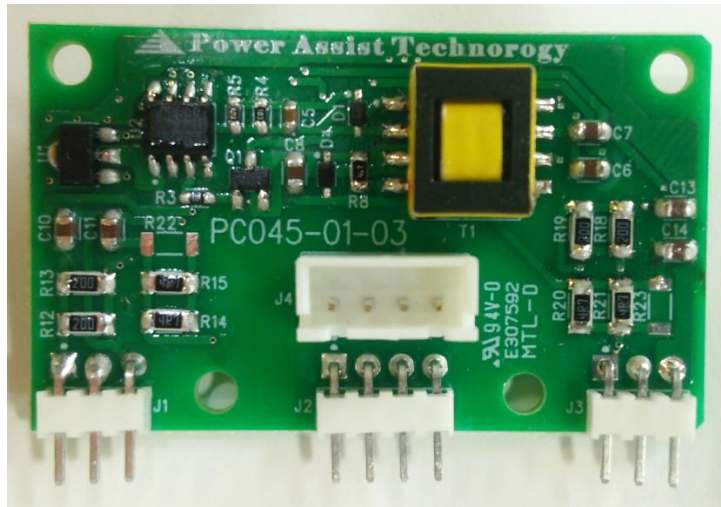
Power Assist Technology Co.,Ltd.

〒350-0209

埼玉県坂戸市塚越 1220-1

TEL:049-298-4326

FAX:049-298-4364



目次

1	概要	3
2	安全上の注意	3
3	ブロック図	4
4	端子機能	4
5	結線方法	5
6	仕様	6
7	応用例	9
8	回路図	10
9	部品表	11
10	図、グラフ	12
11	端子位置	16

1 概要

GDPI-4715-3(以下、本ドライバ)は FET、IGBT 等スイッチング素子へのゲート信号を入力し、ドライブするために必要なパワーを有する信号に変換します。本ドライバは電源の入力電圧によって出力ゲート信号の電圧が決まるので、Si 半導体、SiC 半導体の FET、IGBT に対応可能です。OFF 時の逆バイアスは常時保持され、ゲート電荷を引き抜きます。基板に立てて取り付けることで基板上での占有面積が小さくなります。

2 安全上の注意

- ・本書は電源装置に関する電氣的知識を有する方を前提に説明しています。
- ・結線は極性を間違えると部品の発火、発熱、破裂を起こす危険があります。マニュアルをよく確認のうえ、誤配線のないようご注意ください。
- ・入力電圧は仕様の範囲内の電圧を印加してください。
- ・出力に接続するスイッチング素子は本ドライバのドライブ能力を超えないようにご使用ください。
- ・仕様に記載された使用温度、保存温度での使用、保存をしてください。
- ・本ドライバの充電部に触れますと感電して重大なけがをする恐れがあります。通電中、通電終了直後は本ドライバに触れないよう十分ご注意ください。
- ・配線作業等、本ドライバに触れるような作業の前には必ず通電されていないことを確認してください。
- ・部品のリード端子等で怪我のないようご注意ください。
- ・使用中に異音、異臭、発煙、発火等の異常がありましたら直ちに電力の供給を遮断して使用を中止してください。
- ・使用前に部品の破損、焦げ等の異常を発見した時は使用をしないでください。
- ・本ドライバは安全規格の全てを満足するものではありません。製品の品質、安全性には万全を期しておりますが、必要であれば使用の前に評価試験を実施してください。

3 ブロック図

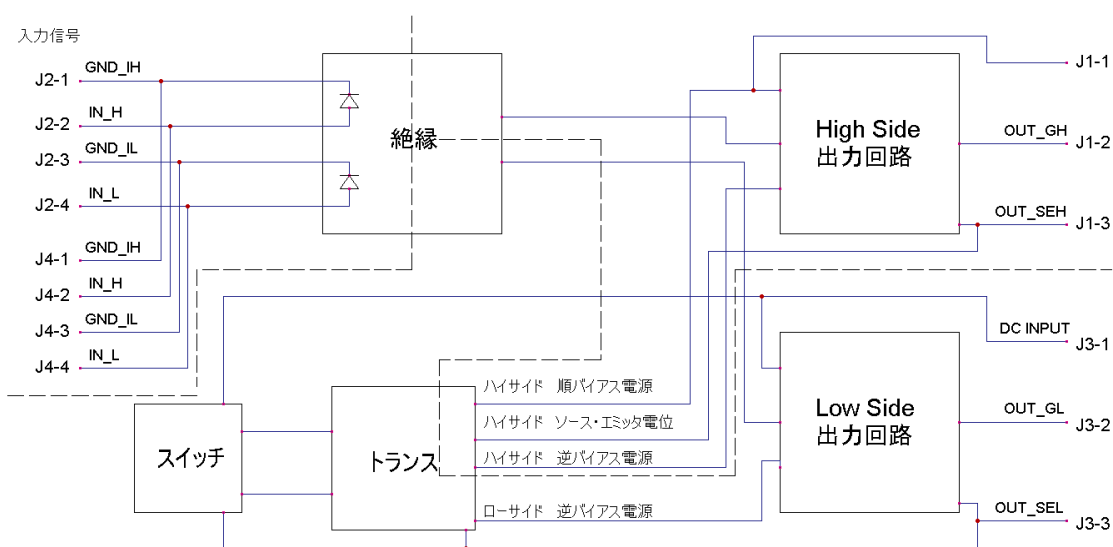


図1 本ドライバのブロック図

4 端子機能

J1-1	未接続	
J1-2	OUT_GH	ハイサイド スイッチング素子のゲート信号出力
J1-3	OUT_SEH	ハイサイド スイッチング素子のソース・エミッタ出力
J2-1	GND_IH	ハイサイド入力信号 GND
J2-2	IN_H	ハイサイド入力信号
J2-3	GND_IL	ローサイド入力信号 GND
J2-4	IN_L	ローサイド入力信号
J3-1	DC INPUT	本ドライバの電源(12V~18V)、GNDはJ3-3
J3-2	OUT_GL	ハイサイド スイッチング素子のゲート信号出力
J3-3	OUT_SEL	ハイサイド スイッチング素子のソース・エミッタ出力
J4-1	GND_IH	ハイサイド入力信号 GND
J4-2	IN_H	ハイサイド入力信号
J4-3	GND_IL	ローサイド入力信号 GND
J4-4	IN_L	ローサイド入力信号

5 結線方法

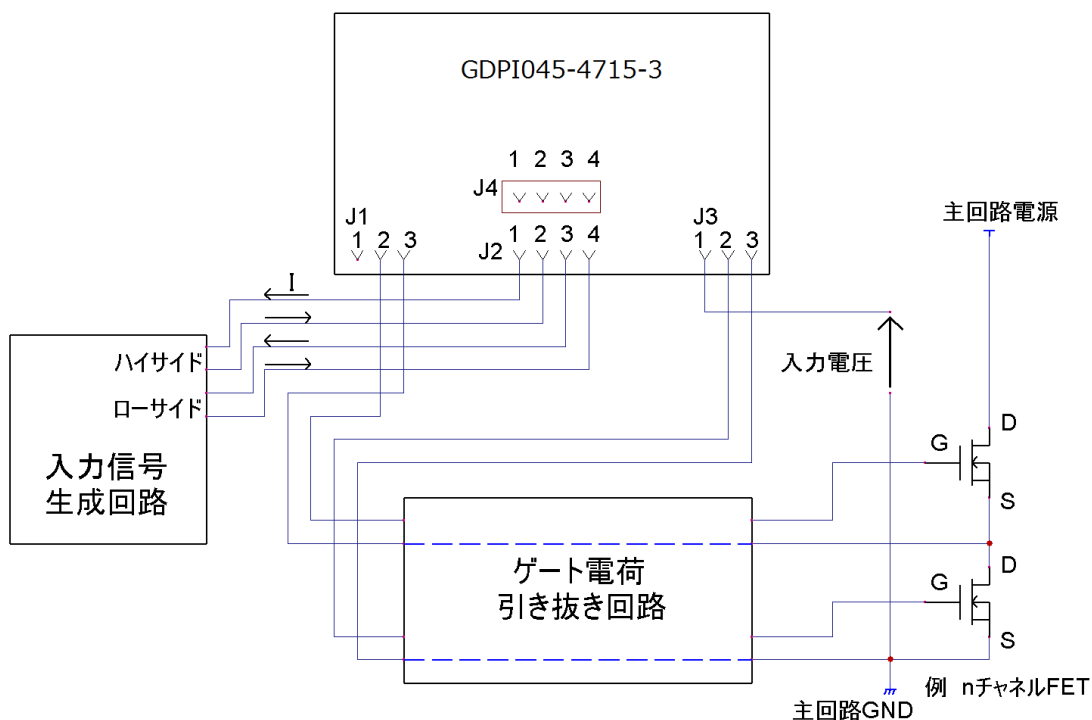


図2 本ドライバをnチャネルFETに使用する場合の例

本ドライバの電源は12Vから18Vの範囲でJ3の1番(DC INPUT)に入力してください。電源のGNDはJ3の3番(OUT_SEL)です。

入力信号を本ドライバのJ2あるいはJ4に入れてください。上記例(図2)では入力信号をJ2に入れておりますが、J4に入れることも可能です。J4に適合するハウジングはXHP-4(日本圧着端子製造株式会社)です。J2、J4の1番、2番にハイサイドの信号、3番、4番にローサイドの信号を入力してください。信号線に流れる電流の方向に注意してください。図1のブロック図に示した通り、本ドライバ内部ではJ2の2番から1番へ、4番から3番へ電流が流れます。電流の大きさは6.5mAから10mAを推奨いたします。信号入力部に実装されているフォトカプラの入力順方向電圧は1.45V~1.7Vです。入力信号生成回路について、7項(9頁)の応用例で回路例を説明します。

本ドライバの出力をスイッチング素子に接続します。J1の2番をハイサイドのスイッチング素子のゲートに、J1の3番をハイサイドのスイッチング素子のソース(エミッタ)に接続します。J3の2番をローサイドのスイッチング素子のゲートに、J3の3番をローサイドのスイッチング素子のソース(エミッタ)に接続します。直接つないでも使用できますが、図2の例では本ドライバの出力とスイッチング素子の間にゲート抵抗を取付けたうえでゲートに蓄積された電荷を速やかに引き抜く回路を挿入しています。回路例は7項(9頁)の応用例に示します。

6 仕様

電源電圧	DC12V — DC18V			
	入力 DC12V		入力 DC18V	
入力電源電流(*1)	60mA		70mA	
ドライバ消費電力(*2)	320mW		620mW	
	ハイサイド	ローサイド	ハイサイド	ローサイド
出力順バイアス電圧(*1)	11.8V	12.2V	18.0V	18.4V
出力逆バイアス電圧(*1)	-1.6V	-1.6V	-3.0V	-3.0V
立上時間(*1)(*3)	120ns	140ns	130ns	130ns
立下時間(*1)(*3)	50ns	44ns	50ns	50ns
立上応答遅れ時間(*1)(*4)	340ns	320ns	400ns	300ns
立下応答遅れ時間(*1)(*4)	120ns	120ns	160ns	120ns
ドライブ能力	図 7、8(12、13 頁)			
バイアス電流	測定例 図 9(13 頁)			
絶縁	耐電圧	入力-出力 AC2kV 1 分間		出力-出力 AC1kV 1 分間
	絶縁抵抗	入力-出力、出力-出力 DC500V 10MΩ 以上		
縁	入出力間距離	6mm		
動作温度	-10℃ — 50℃			
保存温度	-10℃ — 50℃			
寸法	図 3(7 頁)			
重量	9g			

上表の数値は各測定条件での代表的な値です。使用条件により異なりますので、予めご了承ください。

*1 入力電源 DC12V、入力信号周波数 100kHz、ゲート出力に容量 4700pF を接続して、周囲温度にて 25℃～30℃測定。入力電源 DC18V、入力信号周波数 80kHz、ゲート出力に容量 4700pF を接続して、周囲温度にて 25℃～30℃測定にて測定。

*2 入力電源 DC12V、入力信号周波数 100kHz、周囲温度にて 25℃～30℃測定にて測定。入力電源 DC18V、入力信号周波数 80kHz、周囲温度にて 25℃～30℃測定にて測定。

*3 立上時間、立下時間は図 4 の波形を参照。

*4 立上遅れ時間、立下遅れ時間は図 5 の波形を参照。

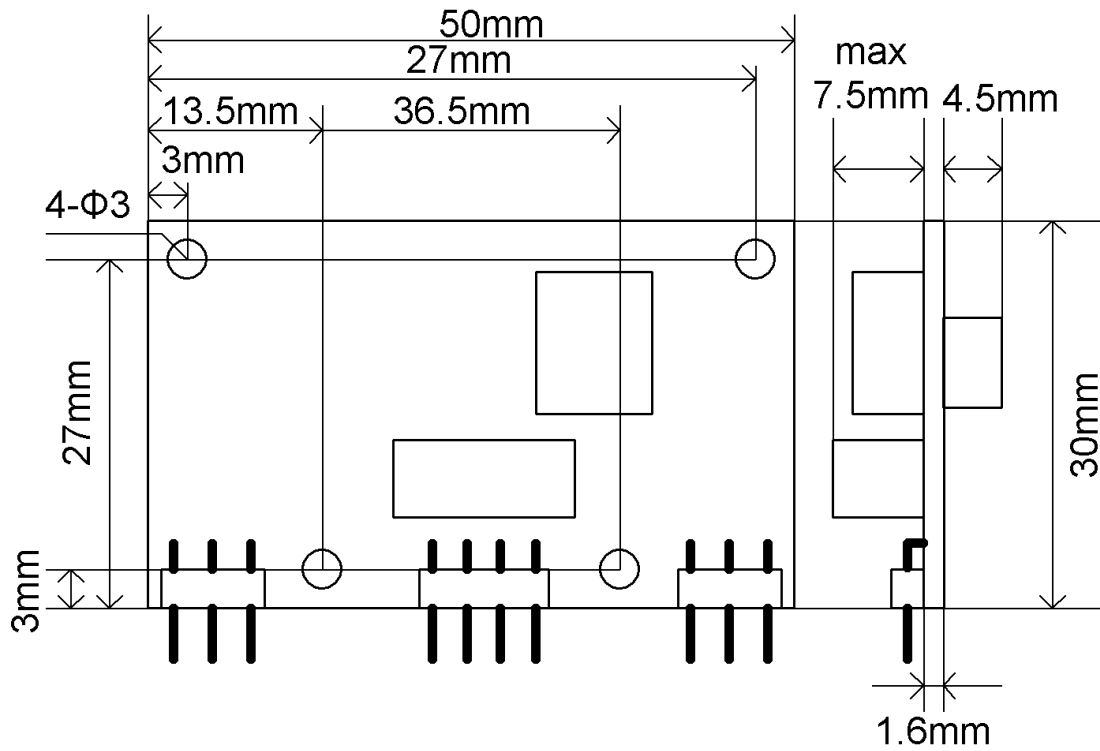


図 3 外形図(小さい部品は省略)。寸法と穴位置。ヘッダ位置詳細は 11 項(16 頁)参照。

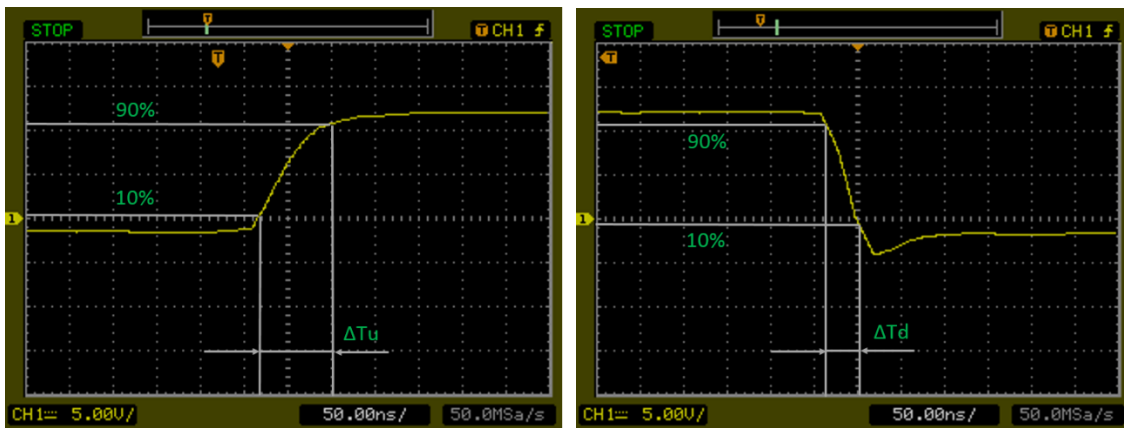


図 4 左は立上り波形。 ΔT_u が立上時間。右は立下り波形。 ΔT_d が立下時間。

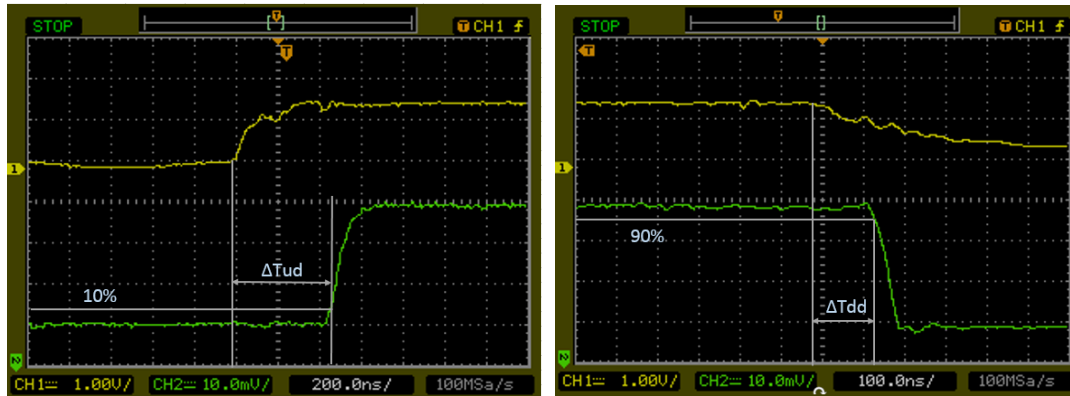


図5 左図の CH1(上)が入力信号の立上り、CH2(下)がゲート出力の立上り。 ΔT_{ud} が立上り応答遅れ時間。右図の CH1(上)が入力信号立下り、CH2(下)がゲート出力立下り。 ΔT_{dd} が立下り応答遅れ時間。CH2 の目盛りは 5V/div。CH2 のプローブの影響で、実際よりゲート出力は遅れています。

試験回路は 10 項の図 6(12 頁)に示します。

測定波形例を 10 項の図 13(15 頁)に示します。

7 応用例

7.1 入力信号生成回路

回路例を 10 項の図 10(14 頁)に掲載します。この例では 3.3V で動作する CPU から最初のゲート信号が出力されています。この信号が 5V の NOT ゲートを二つ通過して、ゲート信号は 5V になります。信号は 3.3V であるよりもノイズに強くなります。CPU から 3.3V の信号が出力されると、トランジスタにはベース電流が流れます。このときトランジスタにはベース電流の h_{FE} 倍のコレクタ電流が流れ、これが本ドライバのフォトカップラに流れ、ゲート出力に順バイアスを発生させます。コレクタ電流が大きいと 330Ω での電圧降下が大きくなりエミッタ電位が上昇しベース-エミッタ間電圧が減少してベース電流が減少します。ベース電流が小さくなればコレクタ電流が減少してエミッタ電位が低下します。このようにして、この回路は定電流源として動作します。おおむね 10mA 程度の一定の電流を本ドライバのフォトカップラに流します。

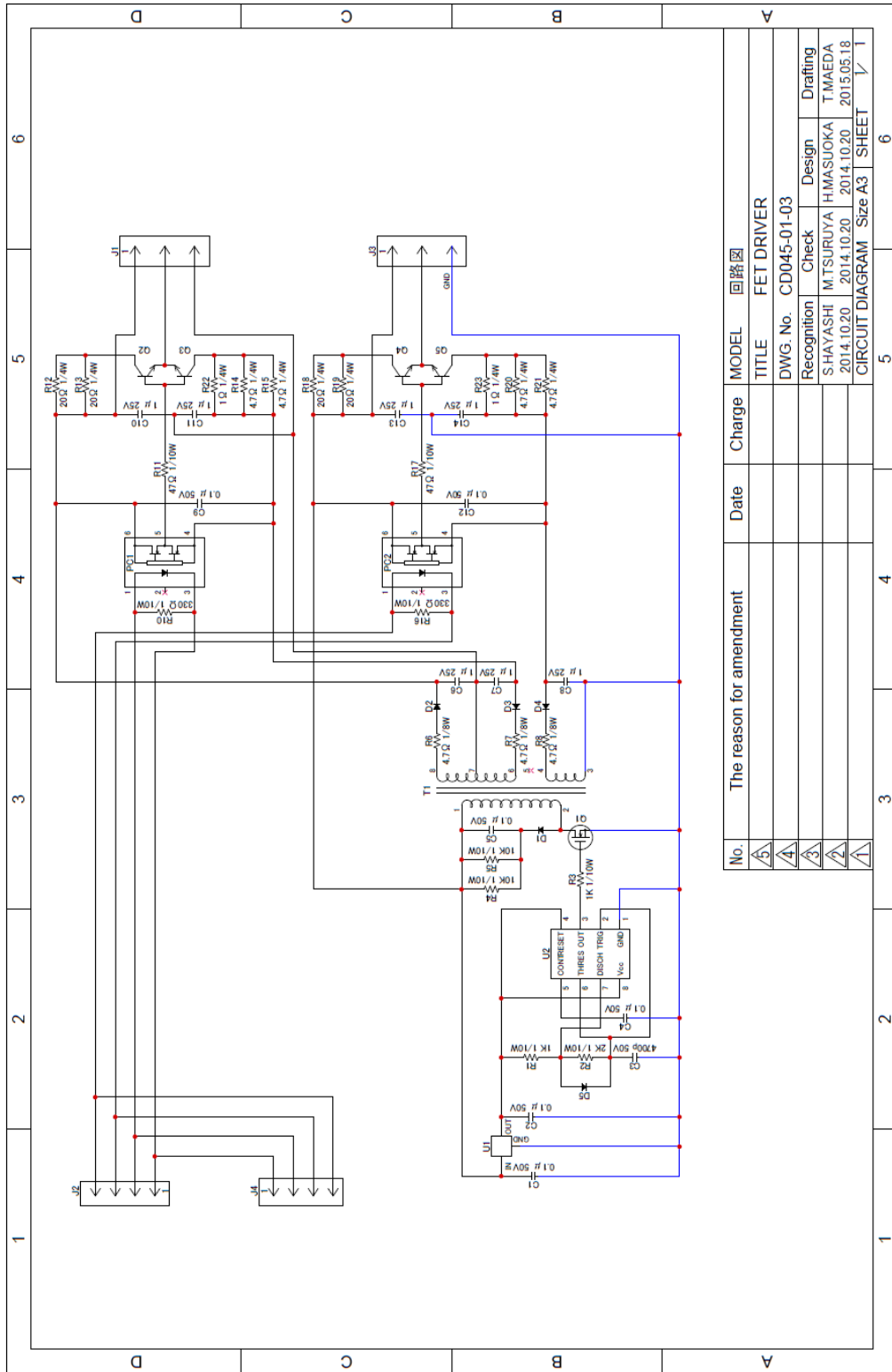
7.2 ゲート電荷引き抜き回路

スイッチング動作の安定のためにゲート抵抗を挿入すると、スイッチング素子を OFF にするのに要する時間が長くなります。その時間を長くしないために、OFF 時にゲート抵抗の影響が少なくなるような回路が必要です。10 項の図 11(14 頁)、図 12(15 頁)に例を挙げます。

図 11 ではゲート抵抗とダイオードが並列に実装されます。ON 時にはバイアス電流はゲート抵抗を通してスイッチング素子のゲートに流れます。OFF 時はゲートに蓄積された電荷がダイオードを通して負のバイアス電流として流れ出します。つまり、OFF 時にゲート抵抗の影響を低減することができます。

図 12 は P-Channel の FET を用いてゲート電荷を引き抜く回路です。ON 時はダイオードを通してバイアス電圧がスイッチング素子のゲートに流れます。OFF になった瞬間、スイッチング素子のゲート電位がドライバの出力より高くなる、即ち P-Channel FET のゲート電位はソース電位より低くなり P-Channel FET は D-S 間で導通し、スイッチング素子のゲートに蓄積された電荷は P-Channel FET を通して放電されます。ドライバ出力が OFF になってすぐに P-Channel FET が ON になる必要があることから、ゲート閾値電圧の絶対値が低いものを選択する必要があります。弊社試験では FAIRCHILD 製の FDS4465 を使用しています。

8 回路図



No.	The reason for amendment	Date	Charge	MODEL	回路図
5				TITLE	FET DRIVER
4				DWG. No.	CD045-01-03
3				Recognition	Check
2				Design	Drafting
1				Size A3	SHEET 1 / 1

Power Assist Technology co.,ltd

* 部品定数は改良のため予告なく変更する場合があります。

9 部品表

記号	部品名	型式
C1,C2,C4,C5,C9,C12	セラミックコンデンサ	0.1 μ 50V
C3	セラミックコンデンサ	4700p 50V
C6,C7,C8,C10,C11,C13,C14	セラミックコンデンサ	1 μ 25V
D1,D2,D3,D4	ダイオード	80V 100mA 1SS355
D5	ダイオード	30V 30mA RB751S-40
J1,J3	コネクタ	MB3P-90
J2	コネクタ	MB4P-90
J4	コネクタ	B4B-XH-A
Q1	FET	60V 2.5A SSM3K318T
Q2,Q4	トランジスタ	30V 5A 2SCR542P
Q3,Q5	トランジスタ	30V 5A 2SAR542P
R1,R3	チップ抵抗	1K 1/10W
R2	チップ抵抗	2K 1/10W
R4,R5	チップ抵抗	10K 1/10W
R6,R7,R8	チップ抵抗	4.7 Ω 1/8W
R10,R16	チップ抵抗	330 Ω 1/10W
R11,R17	チップ抵抗	47 Ω 1/10W
R12,R13,R18,R19	チップ抵抗	20 Ω 1/4W
R14,R15,R20,R21	チップ抵抗	4.7 Ω 1/4W
R22,R23	チップ抵抗	1 Ω 1/4W
T1	トランス	TR008A
U1	三端子レギュレータ	5V 100mA
P1,P2	フォトカプラ	TLP700A

* 部品定数は改良のため予告なく変更する場合があります。

10 図、グラフ

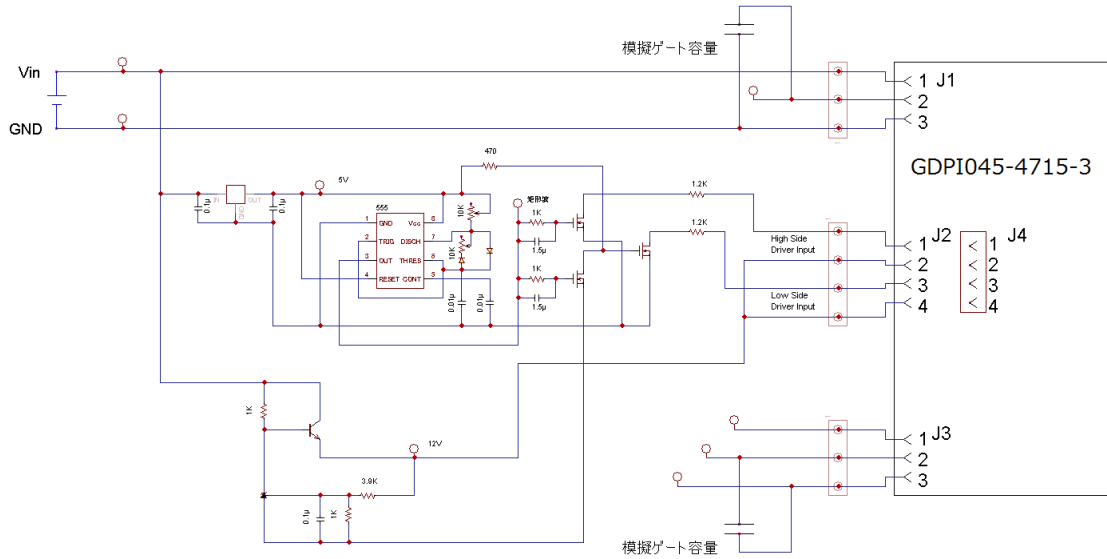


図 6 測定回路図

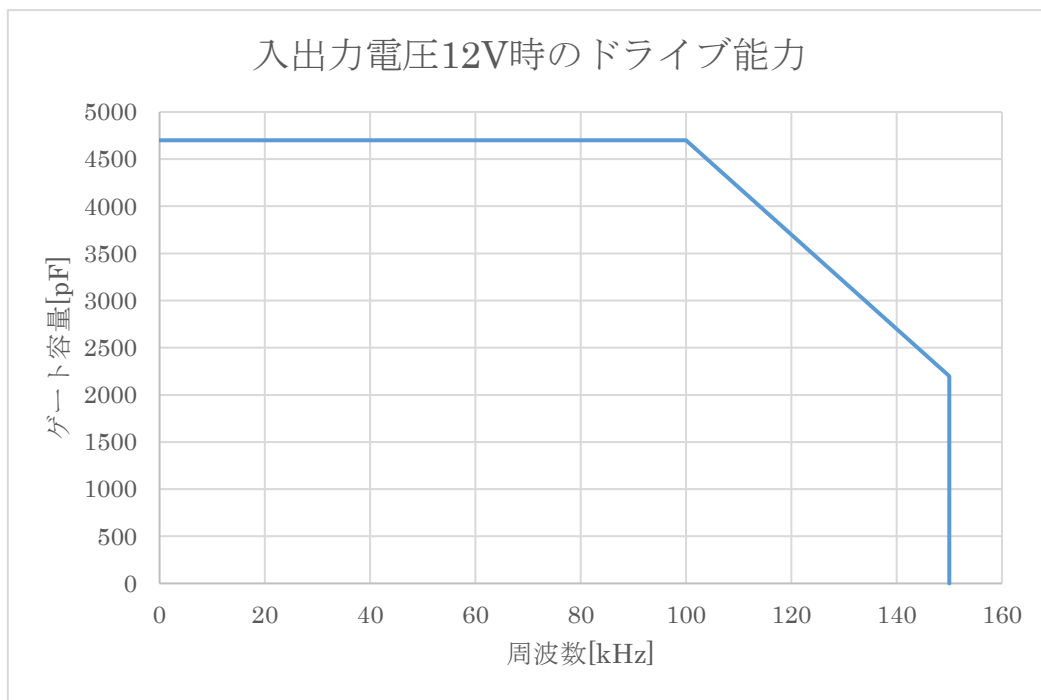


図 7 入出力電圧 12V における本ドライバのドライブ能力は、グラフの下および左の範囲。

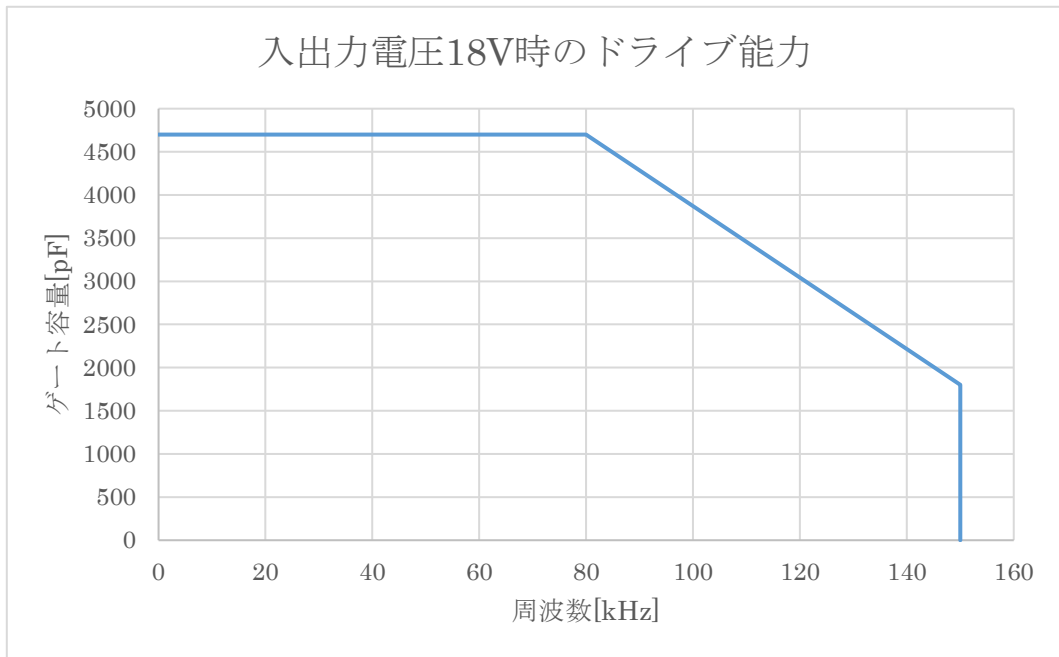


図8 入出力電圧 18Vにおける本ドライバのドライブ能力は、グラフの下および左の範囲。

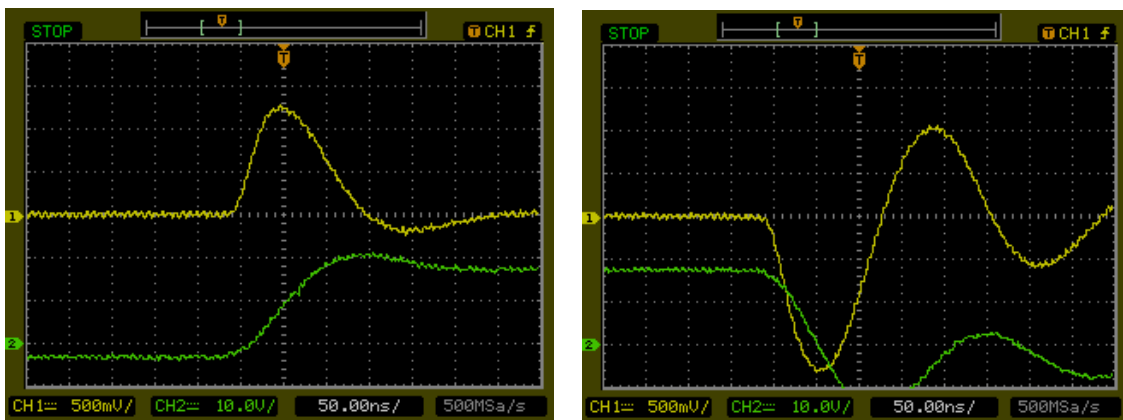


図9 バイアス電流の測定例。CH1(上)がバイアス電流、CH2(下)がバイアス電圧。電流の目盛は 500mA/div。測定条件は入力電圧 18V、模擬ゲート容量 4700pF、周波数 80kHz。左が立上り、右が立下り。

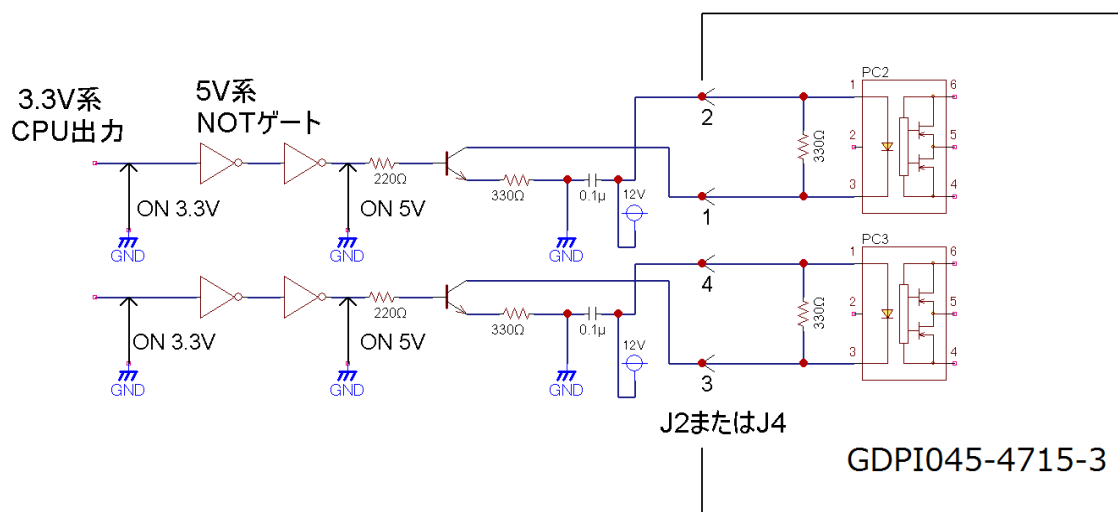


図 10 入力信号生成回路

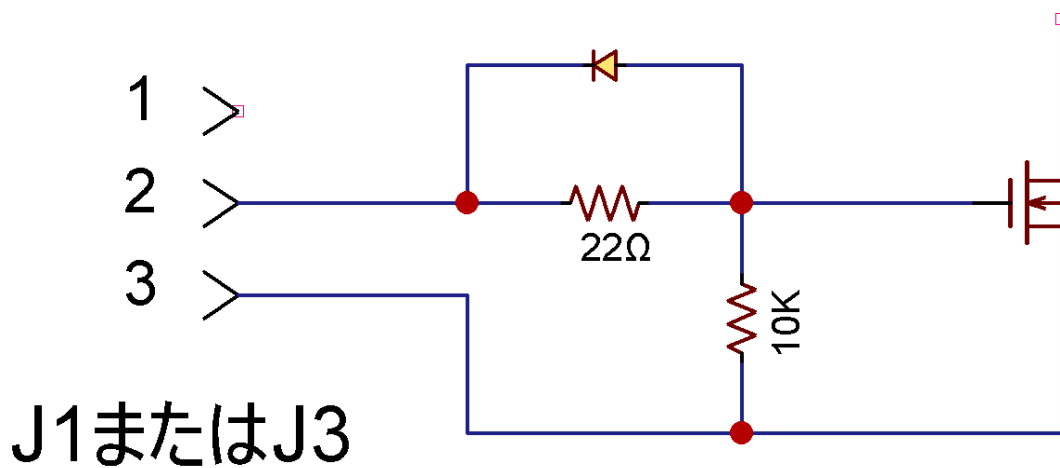


図 11 ゲート電荷をダイオードで引き抜く回路

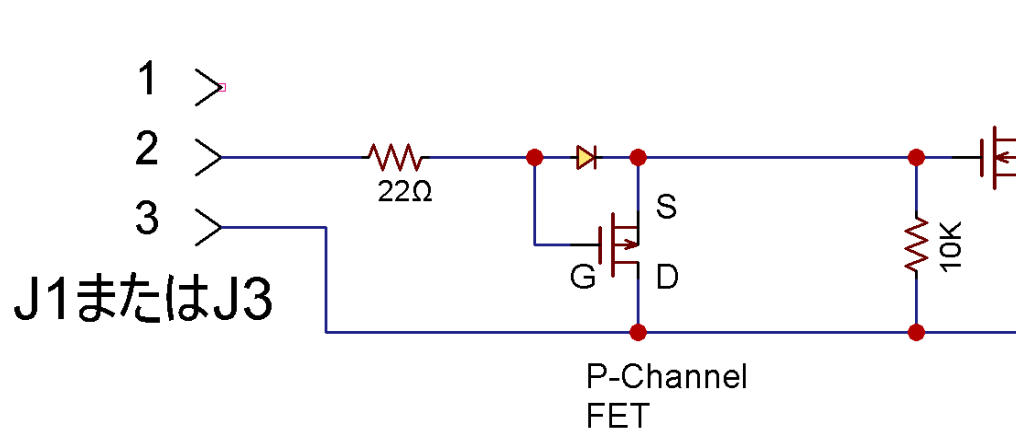


図 12 ゲート電荷を P-Channel FET (FDS4465)で引き抜く回路

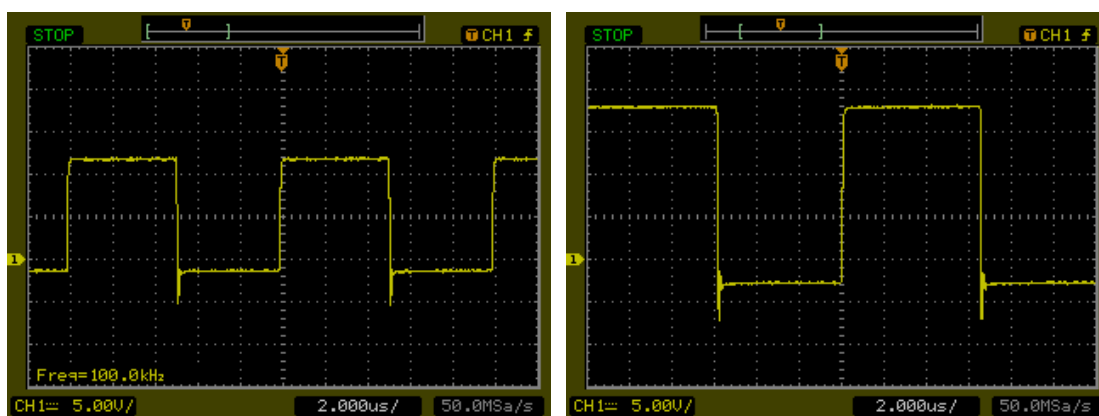


図 13 模擬ゲート容量 4700pF を接続して測定した波形例。左は入力電圧 12V、周波数 100kHz。右は入力電圧 18V、周波数 80kHz。逆バイアスは常時存在します。

11 端子位置

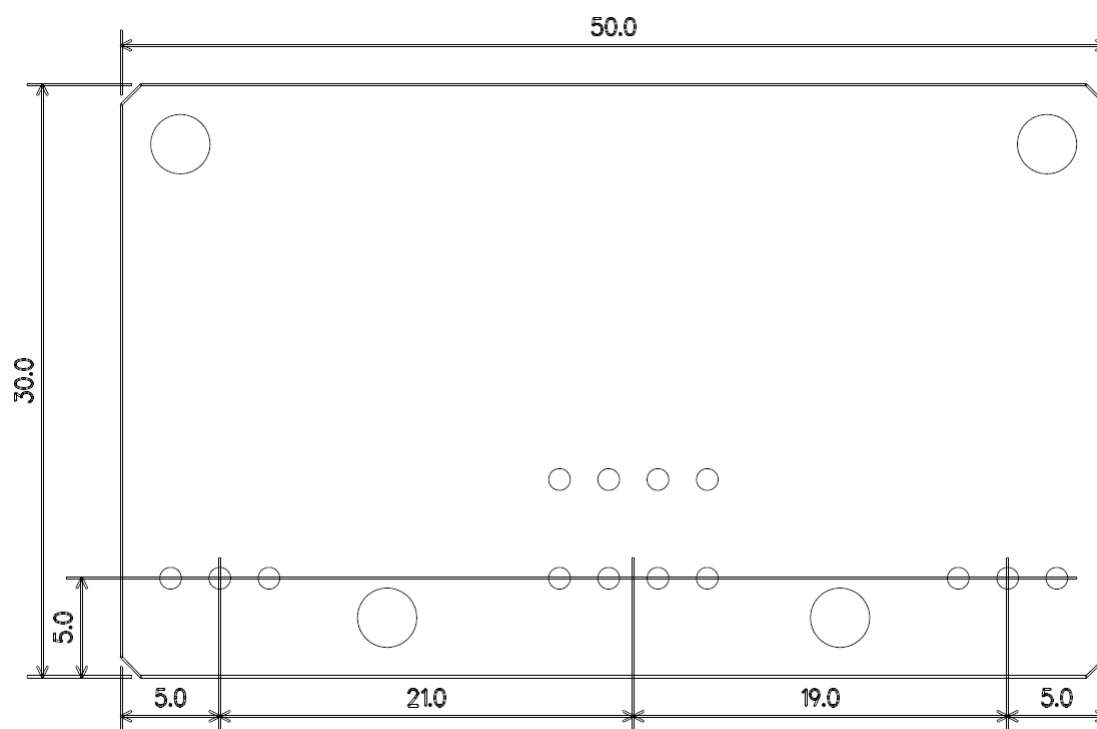
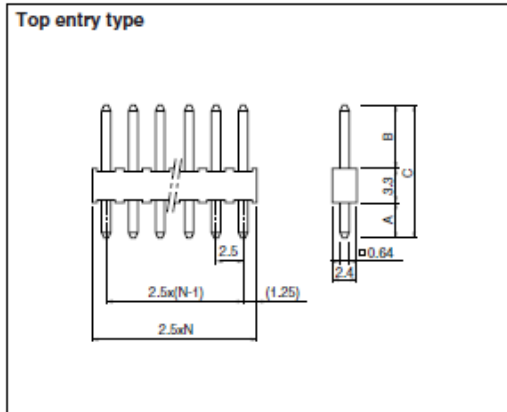


図 14 基板寸法とピンヘッダ位置

下端から 5mm の穴に次頁の MB3P-90、MB4P-90 が取り付けます。

2.5SB HEADER

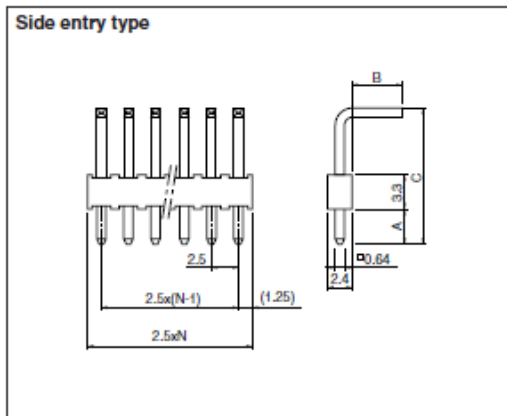
Header



Note: N --- Number of circuits

Model No.	Dimensions (mm)		
	A	B	C
SB()P-HVQ-A	5.0	16.5	24.8
SB()P-HVQ-B	4.0	8.7	16.0
SB()P-HVQ-C	0.4	10.5	14.2
SB()P-HVQ-CA	3.4	7.5	14.2
SB()P-HVQ-S	3.4	6.0	12.7
SB()P-HVQ-N	6.35	6.35	16.0
SB()P-HVQ-15	6.3	13.7	23.3
SB()P-HVQ-16	3.3	7.5	14.1
SB()P-HVQ-22	3.4	11.1	17.8
SB()P-HVQ-23	3.5	5.7	12.5
SB()P-HVQ-24	3.4	13.7	20.4
SB()P-HVQ-27	4.0	3.5	10.8
SB()P-HVQ-28	1.5	5.1	9.9
SB()P-HVQ-29	2.5	14.0	19.8
SB()P-HVQ-30	3.4	14.8	21.5
SB()P-HVQ-34	3.3	3.3	9.9

RoHS compliance This product displays (LF)(SN) on a label.
*The number of circuits (2 to 20) will be filled in the parentheses above.

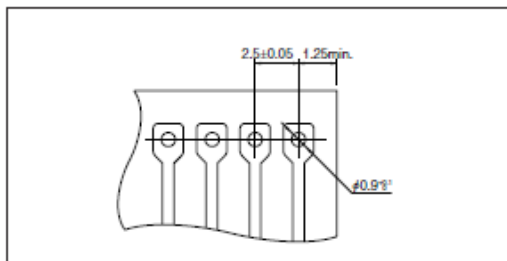


Note: N --- Number of circuits

Model No.	Dimensions (mm)		
	A	B	C
MB()P-90	3.5	3.5	8.8
MB()P-90H	3.4	7.6	9.7
MB()P-90S	4.3	7.9	8.3
MB()P-90-2	2.3	2.5	7.6

RoHS compliance This product displays (LF)(SN) on a label.
*The number of circuits (2 to 20) will be filled in the parentheses above.

PC board layout (viewed from soldering side)



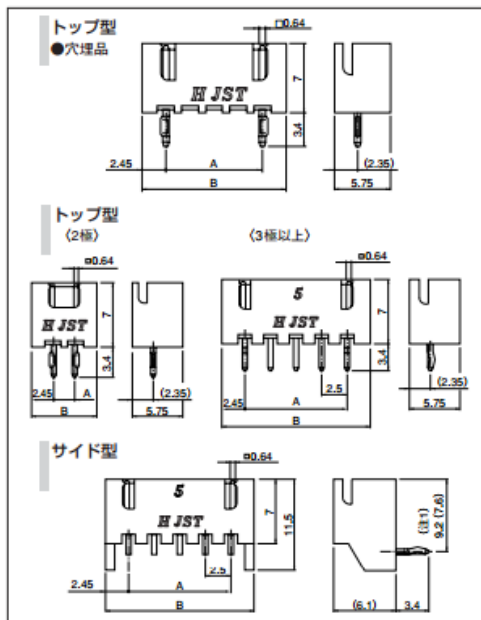
2 JST

Note:
1. Tolerances are non-cumulative: ± 0.05 mm for all centers.
2. Hole dimensions differ according to the kind of PC board and plating method. The dimensions above should serve as a guideline.
Contact JST for details.

図 15 下端から 5mm の穴に取り付くヘッダ

XH CONNECTOR

■ベース付ポスト

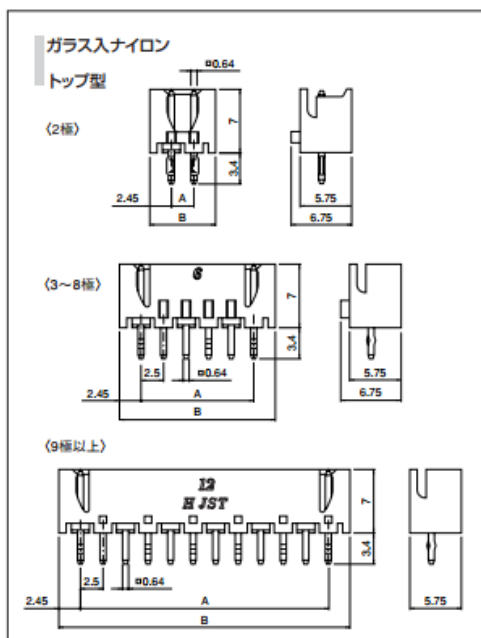


極数	形番		寸法 (mm)		個数/箱	
	トップ型	サイド型	A	B	トップ	サイド
2	B2B-XH-A	S2B-XH-A	2.5	7.4	1,000	1,000
※2	B2(10.0)B-XH-A-U	—	10.0	14.9	1,000	—
3	B3B-XH-A	S3B-XH-A	5.0	9.9	1,000	1,000
4	B4B-XH-A	S4B-XH-A	7.5	12.4	500	500
5	B5B-XH-A	S5B-XH-A	10.0	14.9	500	500
6	B6B-XH-A	S6B-XH-A	12.5	17.4	500	500
7	B7B-XH-A	S7B-XH-A	15.0	19.9	500	250
8	B8B-XH-A	S8B-XH-A	17.5	22.4	250	250
9	B9B-XH-A	S9B-XH-A	20.0	24.9	250	250
10	B10B-XH-A	S10B-XH-A	22.5	27.4	250	250
11	B11B-XH-A	S11B-XH-A	25.0	29.9	250	250
12	B12B-XH-A	S12B-XH-A	27.5	32.4	250	200
13	B13B-XH-A	S13B-XH-A	30.0	34.9	250	200
14	B14B-XH-A	S14B-XH-A	32.5	37.4	250	200
15	B15B-XH-A	S15B-XH-A	35.0	39.9	250	100
16	B16B-XH-A	S16B-XH-A	37.5	42.4	200	100
20	B20B-XH-A	—	47.5	52.4	100	—

材質・表面処理
 ポスト：黄銅・銅下地付すめっき（リフロー処理）
 ベース：ナイロン66・UL94V-0, ナチュラル（白）

●RoHS対応品 本製品はラベルに(LF)(SN)を表示します。
 注1) 嵌合部端面から基板取付ピンの寸法を7.6mmにしたサイド型2～15極も用意しています。上記形番末尾に「-1」を追加して発注してください。
 2) 2種10.0mmピッチ穴埋品。(UL・CSA・TUV未登録品です。)
 3) NR・NRDコネクタ(圧接方式)、JQコネクタ(基板対基板)と共用できます。

■ベース付ポスト



極数	形番	寸法 (mm)		個数/箱
		A	B	
2	B2B-XH-2	2.5	7.4	1,000
3	B3B-XH-2	5.0	9.9	1,000
4	B4B-XH-2	7.5	12.4	500
5	B5B-XH-2	10.0	14.9	500
6	B6B-XH-2	12.5	17.4	500
7	B7B-XH-2	15.0	19.9	500
8	B8B-XH-2	17.5	22.4	250
9	B9B-XH-2	20.0	24.9	250
10	B10B-XH-2	22.5	27.4	250
11	B11B-XH-2	25.0	29.9	250
12	B12B-XH-2	27.5	32.4	250
13	B13B-XH-2	30.0	34.9	250
14	B14B-XH-2	32.5	37.4	250
15	B15B-XH-2	35.0	39.9	250

材質・表面処理
 ポスト：黄銅・銅下地付すめっき（リフロー処理）
 ベース：ガラス入りナイロン66・UL94V-0, ナチュラル（アイボリー）

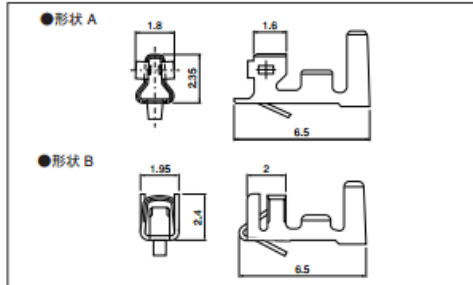
●RoHS対応品 本製品はラベルに(LF)(SN)を表示します。

JST 3

図 16 本ドライバの J4 に実装されるヘッダ

XH CONNECTOR

■コンタクト



コンタクト	圧着機	アプリケーション		
		アプリケーション本体	ダイス	アプリ・ダイスセット
SXH-001T-P0.6N	AP-K2N	MKS-L	MK/SXH-001-06N	APLMK SXH001-06N
		※MKS-SC	SC/SXH-001-06N	APLSC SXH001-06N
SXH-001T-P0.6	AP-K2N	MKS-L	MK/SXH-001-06	APLMK SXH001-06
		※MKS-SC	SC/SXH-001-06	APLSC SXH001-06

注1) ※:ストリッパーラインバーアプリケーション
 注2) 全自動機対応のアプリケーションについては弊社までお問い合わせください。

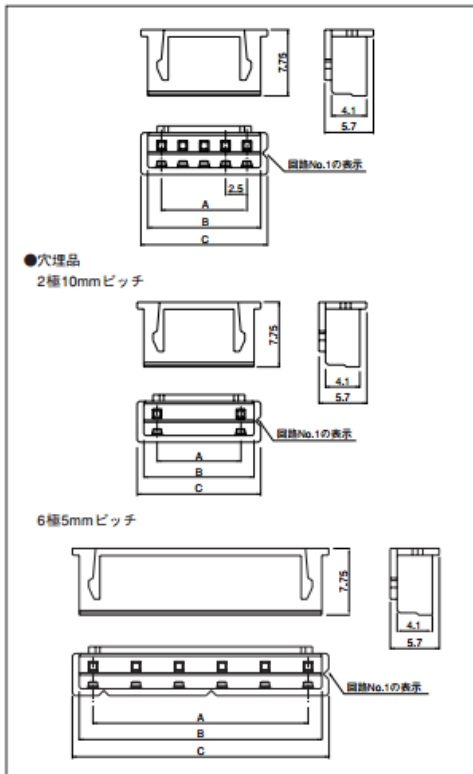
形番	形状	適用電線範囲		電線被覆外径(mm)	個数/リール
		mm ²	AWG#		
SXH-001T-P0.6N	A	0.13-0.33	26-22	1.3-1.9	5,000
SXH-001T-P0.6	B	0.08-0.33	28-22	0.9-1.9	8,000
SXH-002T-P0.6		0.05-0.13	30-26	0.9-1.3	

材質・表面処理
 リン青銅・すずめっき (リフロー処理)

●RoHS対応品
 注1) 材質:黄銅製品または金めっき仕様品についてはお問い合わせください。
 注2) シールド線、小サイズ電線、その他特殊仕様の電線をご使用のときはお問い合わせください。
 注3) SXH-001T-P0.6Nタイプは、挿抜作業性向上のため嵌合力を低く設定したコンタクトです。振動等の少ない使用環境の良好な箇所にご使用ください。

コンタクト	圧着機	アプリケーション		
		アプリケーション本体	ダイス	アプリ・ダイスセット
SXH-002T-P0.6	AP-K2N	MKS-L	MK/SXH-002-06	APLMK SXH002-06
		※MKS-SC	SC/SXH-002-06	APLSC SXH002-06

■ハウジング



2 JST

極数	形番	寸法 (mm)			個数/袋
		A	B	C	
1	XHP-1	—	3.2	4.8	1,000
2	XHP-2	2.5	5.7	7.3	1,000
※1) 2	XHP-2(10.0)-U	10.0	13.2	14.8	1,000
3	XHP-3	5.0	8.2	9.8	1,000
4	XHP-4	7.5	10.7	12.3	1,000
5	XHP-5	10.0	13.2	14.8	1,000
6	XHP-6	12.5	15.7	17.3	1,000
※2) 6	XHP-6(5.0)-U	25.0	28.2	29.8	1,000
7	XHP-7	15.0	18.2	19.8	1,000
8	XHP-8	17.5	20.7	22.3	1,000
9	XHP-9	20.0	23.2	24.8	1,000
10	XHP-10	22.5	25.7	27.3	1,000
11	XHP-11	25.0	28.2	29.8	1,000
12	XHP-12	27.5	30.7	32.3	1,000
13	XHP-13	30.0	33.2	34.8	1,000
14	XHP-14	32.5	35.7	37.3	1,000
15	XHP-15	35.0	38.2	39.8	1,000
16	XHP-16	37.5	40.7	42.3	1,000
20	XHP-20	47.5	50.7	52.3	500

材質
 ナイロン6・UL94V-0, ナチュラル (白)

●RoHS対応品
 注1) 2極10.0mmピッチ穴埋品。UL・CSA・TUV未登録品です。
 注2) 6極5.0mmピッチ穴埋品。UL・CSA・TUV未登録品です。

図 17 J4 に適合するハウジング